

IMAGE OUTPUT DEVICE, IMAGE OUTPUT METHOD IN THE DEVICE AND IMAGE OUTPUT CONTROLLER FOR CONTROLLING THE DEVICE

Publication number: JP2000032264

Publication date: 2000-01-28

Inventor: HAYASHI MASAO

Applicant: CANON KK

Classification:

- international: **B41J2/52; G06F3/12; G06T5/00; H04N1/405;**
B41J2/52; G06F3/12; G06T5/00; H04N1/405; (IPC1-7):
H04N1/405; B41J2/52; G06F3/12; G06T5/00

- European:

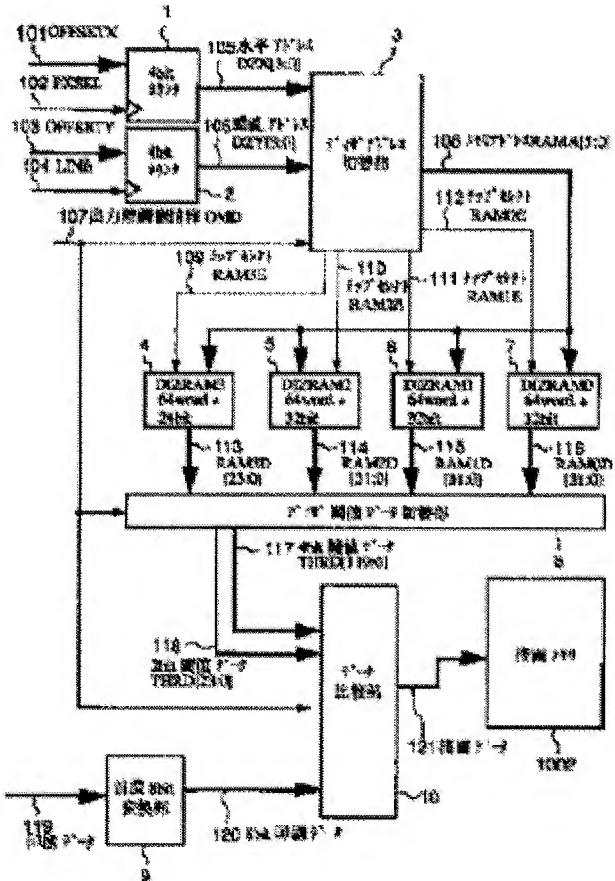
Application number: JP19980196336 19980710

Priority number(s): JP19980196336 19980710

[Report a data error here](#)

Abstract of JP2000032264

PROBLEM TO BE SOLVED: To provide an image output device capable of suppressing the capacity of a memory element required by a gray level transformation circuit to absolute minimum and widening the quality and output speed of the output images of the image output device. **SOLUTION:** This image output device is provided with a gray level transformation part for converting gradation information to a reproducible information amount, a multi-values dither matrix method is adopted as the gray level transformation part and the address changeover part 3 of a dither matrix and the changeover part 8 of dither matrix data for controlling the control signals 109-112 of the memory elements 4-7 for storing the threshold value data of the multi-valued dither matrix, an address bus 108 and data buses 113-116 corresponding to the bit width 107 of an output gray level are provided. By using the same memory elements, the plural multi-valued dither matrixes of different output gray levels and matrix dimensions are realized.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-32264

(P2000-32264A)

(43)公開日 平成12年1月28日(2000.1.28)

(51) Int.Cl. ⁷	識別記号	F I	テマコト(参考)
H 04 N 1/405		H 04 N 1/40	C 2 C 2 6 2
B 41 J 2/52		G 06 F 3/12	L 5 B 0 2 1
G 06 F 3/12		B 41 J 3/00	A 5 B 0 5 7
G 06 T 5/00		G 06 F 15/68	3 1 0 5 C 0 7 7

審査請求 未請求 請求項の数9 O.L (全 14 頁)

(21)出願番号 特願平10-196336

(22)出願日 平成10年7月10日(1998.7.10)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 林 雅夫

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(74)代理人 100076428

弁理士 大塚 康徳 (外2名)

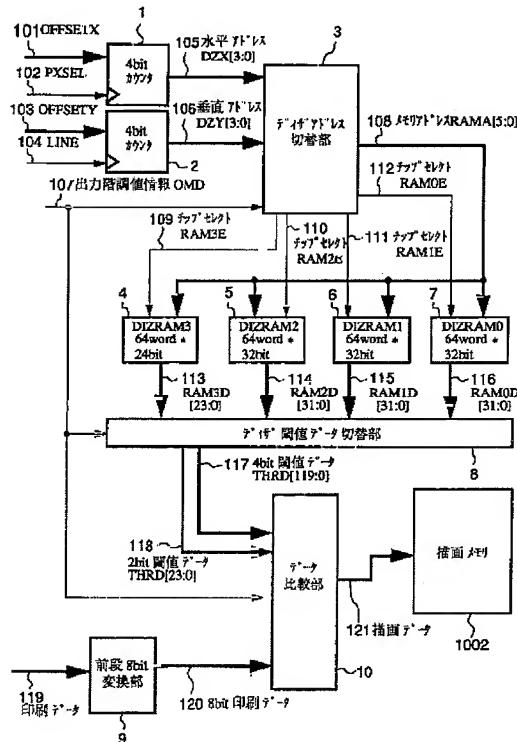
最終頁に続く

(54)【発明の名称】 画像出力装置、該装置における画像出力方法及び該装置を制御する画像出力制御装置

(57)【要約】

【課題】 階調変換回路が要するメモリ素子の容量を必要最低限に抑え、かつ画像出力装置の出力画像の品位と出力スピードとに幅を持たせることが出来る画像出力装置を提供する。

【解決手段】 階調情報を再現可能な情報量に変換する階調変換部を有する画像出力装置であって、階調値変換部として多値ディザマトリクス法を採用し、多値ディザマトリクスの閾値データを格納するメモリ素子4～7の制御信109～112号、アドレスバス108、データバス113から116を出力階調値のビット幅107に応じてコントロールするディザマトリクスのアドレス切り替え部3及びディザマトリクスデータの切り替え部8を有し、同じメモリ素子を用いて、出力階調値とマトリクス寸法の異なる複数の多値ディザマトリクスを実現する。



【特許請求の範囲】

【請求項1】 ホストコンピュータからの1画素当たりの濃度情報である階調情報を再現可能な情報量に変換する階調値変換手段を有する画像出力装置であって、前記階調値変換手段として多値ディザマトリクス法を採用し、該多値ディザマトリクスの閾値データを格納するメモリ素子の制御信号、アドレスバス、データバスを出力階調値のビット幅に応じてコントロールするディザマトリクスのアドレス切り替え手段及びディザマトリクスデータの切り替え手段を有し、出力階調値とマトリクス寸法とに対応して前記ディザマトリクスのアドレス切り替え手段及びディザマトリクスデータの切り替え手段を制御することによって、同じメモリ素子を用いて、出力階調値とマトリクス寸法の異なる複数の多値ディザマトリクスを実現することを特徴とする画像出力装置。

【請求項2】 前記ディザマトリクスのアドレス切り替え手段は前記メモリ素子の制御信号とアドレスバスを切り替え、前記ディザマトリクスデータの切り替え手段は前記メモリ素子のデータバスを切り替えることを特徴とする請求項1記載の画像出力装置。

【請求項3】 前記複数の多値ディザマトリクスに関して、出力階調値が小さいほどマトリクス寸法を大きくすることを特徴とする請求項1記載の画像出力装置。

【請求項4】 前記メモリ素子が $64\text{ワード} \times 120\text{ビット}$ の容量で、出力階調値が8ビットの場合にマトリクス寸法を 8×8 、出力階調値が2又は1ビットの場合にマトリクス寸法を 16×16 とすることを特徴とする請求項3記載の画像出力装置。

【請求項5】 前記画像出力装置は印刷装置を含むことを特徴とする請求項1乃至4のいずれか1つに記載の画像出力装置。

【請求項6】 ホストコンピュータからの1画素当たりの濃度情報である階調情報を再現可能な情報量に変換する階調値変換手段を有する画像出力制御装置であって、前記階調値変換手段として多値ディザマトリクス法を採用し、該多値ディザマトリクスの閾値データを格納するメモリ素子の制御信号、アドレスバス、データバスを出力階調値のビット幅に応じてコントロールするディザマトリクスのアドレス切り替え手段及びディザマトリクスデータの切り替え手段を有し、

出力階調値とマトリクス寸法とに対応して前記ディザマトリクスのアドレス切り替え手段及びディザマトリクスデータの切り替え手段を制御することによって、同じメモリ素子を用いて、出力階調値とマトリクス寸法の異なる複数の多値ディザマトリクスを実現することを特徴とする画像出力制御装置。

【請求項7】 ホストコンピュータからの1画素当たり

の濃度情報である階調情報を再現可能な情報量に変換する階調値変換処理を含む画像処理方法であって、前記階調値変換処理として多値ディザマトリクス法を採用し、

出力階調値とマトリクス寸法とに対応して、該多値ディザマトリクスの閾値データを格納するメモリ素子の制御信号、アドレスバス、データバスを出力階調値のビット幅に応じてコントロールし、ディザマトリクスのアドレス及びデータの切り替えを行い、

同じメモリ素子を用いて、出力階調値とマトリクス寸法の異なる複数の多値ディザマトリクスを実現することを特徴とする画像処理方法。

【請求項8】 ホストコンピュータからの1画素当たりの濃度情報である階調情報を再現可能な情報量に変換する多値ディザマトリクス法による階調値変換処理を含む画像処理プログラムをコンピュータ読み出し可能に記憶する記憶媒体であって、前記画像処理プログラムが、

出力階調値のビット幅とマトリクス寸法とに対応して、該多値ディザマトリクスの閾値データを格納するメモリ素子の制御信号、アドレスバス、データバスをコントロールし、ディザマトリクスのアドレス及びデータの切り替えを行うコマンドを生成するプログラムモジュールを含むことを特徴とする記憶媒体。

【請求項9】 前記メモリ素子に記憶する前記多値ディザマトリクスの閾値データを更に含むことを特徴とする請求項8記載の記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、双方向インターフェースを介してホストコンピュータ等の外部装置に接続される多値出力が可能な画像出力装置、該装置における画像出力方法及び該装置を制御する画像出力制御装置に関するものである。

【0002】

【従来の技術】ホストコンピュータから送信された画像データの階調値を印刷装置等の画像出力装置が出力可能な階調値に変換する方法として、ディザマトリクス方式、誤差拡散方式などが挙げられる。例えば、にじみ、飛び散りの少ない乾式印刷装置であるレーザビームプリンタ及びLEDプリンタでは、データ階調変換法としてディザマトリクス方式を採用することが多い。以下では、画像出力装置として特に印刷装置を中心に説明する。

【0003】ディザマトリクス方式は、単位面積当たりのドットの散らばり具合で階調を表現する方法で、予め $m \times n$ マトリクスに配列された閾値を定位したマトリクステーブルを用意して、原階調データと同一アドレスにある閾値との比較により、単位面積内の特定ドットをON/OFFするか（印刷ではトナーまたはインクを塗布

するか／しないか、表示では発光するか／しないか）を決定するものである。このマトリクステーブルの大きさ及び閾値の定義の仕方により、出力画像の解像度や階調値を微妙に変化させることが可能となる。

【0004】一般的に、テキストやCGデータの処理では、テーブルの面積が狭い解像度重視のマトリクステーブルを使用し、写真などの自然画像の処理では、テーブルの面積が広い階調性重視のマトリクステーブルを使用したほうが、良好な出力結果を得ることができる。

【0005】多値ディザマトリクス方式は、1つの画素に対応するアドレス上に複数の閾値データを用意することで、出力値として多値データを得るものである。出力階調値が2bit（4階調）の場合は3個の閾値データを、4bit（16階調）の場合は15個の閾値データを必要とする。

【0006】例えば、多値印刷が可能で解像度も高いカラーレーザビームプリンタやカラーLEDプリンタにおいては、多値ディザマトリクスを採用することが多い。

【0007】

【発明が解決しようとする課題】しかしながら、例えば印刷装置の場合、印刷の階調値を徒に増やすことは、処理データ量をbit幅の2倍で増大させてるので、プリンタのパフォーマンスを低下させる恐れがある。通常、プレゼンテーション資料などのテキストとグラフィックスとを同一頁に混在させた印刷データの場合は、原色を多用することから階調値が高くならず、ユーザニーズもより高速に印刷することを望む。一方、写真などの高階調データの場合は、印刷スピードよりも画質の良さが求められる。これに応えるため、例えばカラープリンタでは、印刷データに応じて印刷階調値を変え、最適の印字パフォーマンスを選択できるようにしている。そのためには、様々な階調値の異なる原データから、状況に応じて異なる印刷階調値に変換する階調変換回路を必要とする。

【0008】ところが、上記階調変換回路において、ディザマトリクステーブルを記憶するメモリ素子が大容量になると、ASICで実現する場合にはダイサイズの増大によるレイアウトの困難さという問題が顕在化し、外付けの既成メモリ素子で実現する場合には高速処理が困難になるという問題が顕在化していく。

【0009】本発明は、上記の問題点を解決するためになされたもので、様々な出力階調値に対応できる階調変換回路が要するメモリ素子の容量を必要最低限に抑え、かつ画像出力装置の出力画像の品位と出力スピードとともに幅を持たせることの出来る画像出力装置、該装置における画像出力方法及び該装置を制御する画像出力制御装置を提供するものである。

【0010】

【課題を解決するための手段】上記目的を達成するため、本発明の画像出力装置は、ホストコンピュータから

の1画素当たりの濃度情報を再現可能な情報量に変換する階調値変換手段を有する画像出力装置であって、前記階調値変換手段として多値ディザマトリクス法を採用し、該多値ディザマトリクスの閾値データを格納するメモリ素子の制御信号、アドレスバス、データバスを出力階調値のビット幅に応じてコントロールするディザマトリクスのアドレス切り替え手段及びディザマトリクスデータの切り替え手段を有し、出力階調値とマトリクス寸法とに対応して前記ディザマトリクスのアドレス切り替え手段及びディザマトリクスデータの切り替え手段を制御することによって、同じメモリ素子を用いて、出力階調値とマトリクス寸法の異なる複数の多値ディザマトリクスを実現することを特徴とする。

【0011】ここで、前記ディザマトリクスのアドレス切り替え手段は前記メモリ素子の制御信号とアドレスバスを切り替え、前記ディザマトリクスデータの切り替え手段は前記メモリ素子のデータバスを切り替える。また、前記複数の多値ディザマトリクスに関して、出力階調値が小さいほどマトリクス寸法を大きくする。また、前記メモリ素子が64ワード×120ビットの容量で、出力階調値が8ビットの場合にマトリクス寸法を8×8、出力階調値が2又は1ビットの場合にマトリクス寸法を16×16とする。また、前記画像出力装置は印刷装置を含む。

【0012】又、本発明の画像出力制御装置は、ホストコンピュータからの1画素当たりの濃度情報を再現可能な情報量に変換する階調値変換手段を有する画像出力制御装置であって、前記階調値変換手段として多値ディザマトリクス法を採用し、該多値ディザマトリクスの閾値データを格納するメモリ素子の制御信号、アドレスバス、データバスを出力階調値のビット幅に応じてコントロールするディザマトリクスのアドレス切り替え手段及びディザマトリクスデータの切り替え手段を有し、出力階調値とマトリクス寸法とに対応して前記ディザマトリクスのアドレス切り替え手段及びディザマトリクスデータの切り替え手段を制御することによって、同じメモリ素子を用いて、出力階調値とマトリクス寸法の異なる複数の多値ディザマトリクスを実現することを特徴とする。

【0013】又、本発明の画像処理方法は、ホストコンピュータからの1画素当たりの濃度情報を再現可能な情報量に変換する階調値変換処理を含む画像処理方法であって、前記階調値変換処理として多値ディザマトリクス法を採用し、出力階調値とマトリクス寸法とに対応して、該多値ディザマトリクスの閾値データを格納するメモリ素子の制御信号、アドレスバス、データバスを出力階調値のビット幅に応じてコントロールし、ディザマトリクスのアドレス及びデータの切り替えを行い、同じメモリ素子を用いて、出力階調値とマトリクス寸法の異なる複数の多値ディザマトリクスを実現す

ることを特徴とする。

【0014】又、本発明の記憶媒体は、ホストコンピュータからの1画素当たりの濃度情報である階調情報を再現可能な情報量に変換する多値ディザマトリクス法による階調値変換処理を含む画像処理プログラムをコンピュータ読み出し可能に記憶する記憶媒体であって、前記画像処理プログラムが、出力階調値のビット幅とマトリクス寸法とに対応して、該多値ディザマトリクスの閾値データを格納するメモリ素子の制御信号、アドレスバス、データバスをコントロールし、ディザマトリクスのアドレス及びデータの切り替えを行うコマンドを生成するプログラムモジュールを含むことを特徴とする。前記メモリ素子に記憶する前記多値ディザマトリクスの閾値データを更に含む。

【0015】かかる構成により、多値ディザマトリクスの閾値データを格納するメモリ素子の制御信号、アドレスバス、データバスを出力階調値のbit幅に応じてコントロールする、ディザマトリクスアドレス切り替え手段及びディザマトリクスデータ切り替え手段を有することにより、同じメモリ素子を用いて、出力階調値とマトリクス寸法の異なる複数の多値ディザマトリクスを実現するものである。これにより、いかなる出力データに対しても良好な出力結果を得ることが可能となる。

【0016】

【発明の実施の形態】<本実施の形態を適用するに好適なカラーレーザビームプリンタの構成例>本実施の形態の構成を説明する前に、本実施の形態を適用するに好適なカラーレーザビームプリンタの構成について図7、図8を参照しながら説明する。なお、本実施の形態を適用する画像出力装置は、プリンタに限られるものでなく、又、カラーレーザビームプリンタに限られるものではない。表示装置であっても、昇華型プリンタ等の他のプリント方式のプリンタでも良いことは言うまでもない。

【0017】図7は本発明を適用可能な画像出力装置の構成を示す断面図であり、カラーレーザビームプリンタ(CLP)の場合を示す。

【0018】図7において、1600はCLP本体であり、外部ホストコンピュータ3000から送られる、プリンタ言語で記述されたコードデータやイメージデータを受け、これらのデータに基づいて1ページ分のマゼンタ、シアン、イエロー、ブラックの多値画像データを生成するコントローラ1000(以下、単に「コントローラ」と記すこともある)と、入力多値画像データに応じて変調したレーザビームを感光ドラム上に走査することにより潜像を形成し、これを記録紙に転写した後に定着させるという一連の電子写真プロセスによる記録を行うプリンタエンジン1500(以下エンジン)から構成される。1530は走査のためのスイッチおよびLCD表示器等が記されている操作パネルである。

【0019】コントローラ1000とプリンタエンジン

1500とは、インターフェース信号線1200によって接続されている。主なインターフェース信号として、/RDY, /PRNT, /TOP, /LSYNC, /VD07～/VD00, VCLKがあり、以下これについて簡単に説明する。尚、/Xは信号Xの反転信号を表わす。

【0020】/RDY信号は、コントローラ1000に対してエンジン1500から送出される信号であって、エンジンが後述する/PRNT信号を受ければいつでもプリント動作を開始できる状態、またはプリント動作を継続できる状態にあることを示す信号である。

【0021】/PRNT信号は、エンジン1500に対してコントローラ1000から送出される信号であって、プリント動作の開始、またはプリント動作の継続を指示する信号である。

【0022】/TOP信号は、副走査(垂直走査)方向の同期信号であって、コントローラ1000に対してエンジン1500から送出される。

【0023】/LSYNC信号は、主走査(水平走査)方向の同期信号であって、コントローラ1000に対してエンジン1500から送出される。

【0024】/VD07～/VD00信号は、エンジン1500に対してコントローラ1000から送出される画像信号であって、エンジンが印字すべき画像濃度情報を示す。VD07が最上位、VD00が最下位の8ビットで表わされる。エンジンでは、VD07～VD00信号がFFHで現像中のトナー色の最大濃度で印字し、00Hでは印字しない。

【0025】これらの上記信号は、転送同期信号VCLKに同期して送出される。

【0026】次に、図7及び図8を用いて、プリンタエンジン1500における動作を説明する。

【0027】プリンタエンジン1500はプリンタコントローラ1000から/PRNT信号を受け取ると、不図示の駆動部により感光ドラム1506及び転写ドラム1508を図示矢印方向に回転させる。続いて、ローラ帶電器1509の帯電を開始し、感光ドラム1506上の電位を所定の値に均一に帯電する。次に、給紙ローラ1511によって、記録用紙カセット1501から記録用紙1528を転写ドラム1508に給紙する。転写ドラム1508は、中空の支持体上に誘電体シートを張ったもので、感光ドラム1506と同速で矢印方向に回転する。この転写ドラム1508に記録用紙1528が供給されると、転写ドラムの支持体上に設けられたグリッパー1512によって記録用紙1528が保持され、吸着ローラ1513及び吸着用帶電器1514により記録用紙1528を転写ドラム1508に吸着させる。同時に、現像装置の支持体1515を回転させて、支持体1515に支持された4つの現像装置1515M, 1516C, 1516Y, 1516Bkのうち、第1のトナー

であるマゼンタのトナーが入った現像装置1516Mを感光ドラム1506に対向させる。なお、1516Cはシアンのトナーが入った現像装置、1516Yはトナーが入った現像装置、1516Bkはブラックのトナーが入った現像装置である。

【0028】一方、プリンタエンジン1500は、転写ドラム1506に吸着された記録用紙1528の先端を検出器1517によって検出し、所定のタイミングで垂直同期信号/TOPを発生してコントローラ1000に送出する。コントローラ1000は印字ページに対する最初の/TOP信号を受け取ると、RAM19内のページメモリに格納されている画像データのうち、第1の印字色であるマゼンタのデータを所定のタイミングで読み出す。読み出された8ビットの画像データD7～D0は、画像信号VDO7～VDO0としてVCLK信号に同期してプリンタエンジンに送出される。

【0029】コントローラより出力されたVDO7～VDO0信号は、図8に示す様にパルス幅変調回路1501に入力され、レベルに応じたパルス幅（256段階）のレーザ駆動信号VDOとなり、レーザドライバに送出される。後述する現像時において、レーザ駆動信号VDOのパルス幅に応じてトナーの付着量が調節でき、それに依り、各色256階調の濃淡が再現される。次に、図8において前記レーザ駆動信号VDOに応じて駆動されるレーザダイオード1503からのレーザビーム1527は不図示のモータにより矢印方向に回転駆動される回転多面鏡1504で偏向され、光路上に配置された結像レンズ1505を経て、感光ドラム1506上を主走査方向に走査し、感光ドラム1506上に潜像を形成する。このとき、ビームディテクタ1507はレーザビームの走査開始点を検出し、この検出信号から主走査の画像書き出しタイミングを決定するための水平同期信号である/LSYNC信号が生成される。

【0030】以上述べた主走査の動作が繰り返されて1ページ分のマゼンタの潜像が感光ドラム1506上に形成されていく。

【0031】図7に戻り、感光ドラム1506上に形成された潜像は上記マゼンタのトナーが入った現像装置1516Mによって現像され、マゼンタのトナー像となる。このマゼンタのトナー像は転写用帶電器1519により、回転する転写ローラ1508に吸着されている記録用紙1528に転写される。この際、転写されずに感光ドラム1506上に残ったトナーはクリーニング装置1525によって除去される。以上の動作により、記録用紙1528上に1ページ分のマゼンタのトナー像が形成される。

【0032】次に、現像装置の支持体1515を回転させて、第2のトナーであるシアンのトナーが入った現像装置1516Cを感光ドラム1506に対向させる。続いて、マゼンタのときと同様に、転写ローラ1508に

吸着されたまま回転する記録用紙1528の先端を検出器1517で検出し、垂直同期信号/TOPを発生してコントローラ1000に送出する。これを受けコントローラ1000はページメモリ19からシアンのデータを読み出す。以下、同様の動作により、記録用紙1528上にはマゼンタのトナー像に重ねてシアンのトナー像が転写される。

【0033】更に、同様にして第3のトナーであるイエロー、第4のトナーであるブラックのトナー像が記録用紙1528上に重ねて転写され、フルカラーのトナー像となる。

【0034】上記4色のトナー像が全て転写された記録用紙1528は、分離帶電器1520を経て、分離爪1521によって転写ドラム1508から剥がされ、搬送部1522により定着装置1523に供給される。また、このとき、転写ドラムクリーナー1526によって転写ドラム表面の清掃が行われる。

【0035】記録用紙上のトナー像は定着装置1523で加熱、加圧されることによって熔融固化され、最終的なカラー出力画像となる。そして記録の終了した記録用紙は排紙トレイ1524に排紙される。

【0036】(ホストコンピュータ3000の構成例)
図9において、3000はホストコンピュータで、2000はホストコンピュータ制御ユニットである。

【0037】ホストコンピュータ制御ユニット2000では、ROM2003のプログラム用ROMに記憶された文書処理プログラム等に基づいて、図形、イメージ、文字、表（表計算等を含む）等が混在した文書処理を実行するCPU2001を備え、システムバス2004に接続される各デバイスをCPU2001が総括的に制御する。

【0038】また、このROM2003のプログラム用ROMにはCPU2001の制御プログラム等を記憶し、ROM2003のフォント用ROMには上記文書処理の際に使用するフォントデータ等を記憶し、ROM2003のデータ用ROMは上記文書処理等を行う際に使用する各種データ（例えば、オーバレイフォームデータ、背景イメージデータ、外字）を記憶する。2002はRAMで、CPU2001の主メモリ、ワークエリア等として機能する。

【0039】2005はキーボードコントローラ(KBC)で、キーボード3001や不図示のポインティングデバイスからのキー入力を制御する。2006はCRTコントローラ(CRTC)で、CRTディスプレイ(CRT)3002の表示を制御する。2007はディスクコントローラ(DKC)で、ブートプログラム、種々のアプリケーション、フォントデータ、ユーザファイル、編集ファイル等を記憶するハードディスク(HD)、フロッピーディスク(FD)等の外部メモリ3003とのアクセスを制御する。2008はプリンタコントローラ

(PRTC)で、所定の双方向性インターフェース(インターフェース)2009を介してプリンタ1600に接続されて、プリンタ1600との通信制御処理を実行する。

【0040】なお、CPU2001は、例えばRAM2002上に設定された表示情報RAMへのアウトライントの展開(ラストライズ)処理を実行し、CRT3002上のWYSIWYGを可能としている。また、CPU2001は、CRT3002上の不図示のマウスカーソル等で支持されたコマンドに基づいて登録された種々のウインドウを開き、種々のデータ処理を実行する。又、CPU2001用の実行プログラムやデータは、外部メモリ3003からRAM2002にロードするように構成してもよい。

【0041】(プリンタ制御システム1000の構成例)図10は本実施の形態を示すプリンタ制御システム1000の構成を説明するブロック図である。なお、本発明の機能が実行されるものであれば、単体の機器であっても、複数の機器からなるシステムであっても、LAN等のネットワークを介して処理が行われるシステムであっても本発明を適用できることは言うまでもない。

【0042】プリンタ1600において、1001はプリンタCPUで、ROM1003のプログラム用ROMに記憶された制御プログラム等或いは拡張用ROMモジュール1004に記憶された制御プログラム等に基づいてシステムバス1005に接続される各種のデバイスとのアクセスを統括的に制御し、印刷部インターフェース1006を介して接続される印刷部(プリンタエンジン)1007に出力情報としての画像信号を出力する。また、このROM1003のプログラムROMには、CPU1001の制御プログラム等を記憶する。ROM1003のフォント用ROMには上記出力情報を生成する際に使用するフォントデータ等を記憶し、ROM1003のデータ用ROMには、ホストコンピュータ上で利用されるオーバレイフォーム、外字情報等を記憶している。

【0043】CPU1001は入力部1008を介してホストコンピュータとの通信処理が可能となっており、プリンタ内の情報等をホストコンピュータ2000に通知可能に構成されている。1002はCPU1001の主メモリ、ワークエリア、ページメモリ等として機能するRAMで、図示しない増設ポートに接続される拡張用RAMモジュールによりメモリ容量を拡張することができるよう構成されている。なお、RAM1002は、出力階調値情報やOFFSET値を含む出力命令1002aの格納領域、出力情報展開領域、環境データ格納領域等に用いられる。尚、上記出力命令1002aは、出力画像の性質に従ってホスト側で生成されてもプリンタ側で生成されてもよい。

【0044】前述したICカード等の拡張用ROMモジ

ュール1004は、メモリコントローラ(MC)1009によりアクセスを制御される。拡張用ROMモジュール1004は、オプションとして接続され、フォントデータ、エミュレーションプログラム、フォームデータ等を記憶する。1010は画像生成部でCPU1001が演算により印刷データを生成するのを補助するハードウェアである。印刷データの拡大縮小、回転、色変換、重ね合わせなどを論理回路により高速処理する機能を持つ。また、1530は前述した操作部で操作のためのスイッチおよびLCD表示器等が配されている。

【0045】また、前述した拡張用モジュールは1個に限らず、少なくとも1個以上備え、内臓フォントに加えてオプションフォントカード、言語系の異なるプリンタ制御言語を解釈するプログラムを格納した外部メモリを複数接続できるように構成されていても良い。さらに、図示しないNVRAMを有し、操作パネル1501からのプリンタモード設定情報を記憶するようにしても良い。

【0046】本実施の形態は、これらのユニットから構成されたプリントシステムにおいて、プリンタの画像生成部1010にディザマトリックス法を採用することにより、階調表現豊かな印刷結果を実現するものである。

【0047】図11は、上記出力階調値情報やOFFSET値を含む出力命令の生成の手順例を示したフローチャートである。ここで生成された出力命令に従って、以下の画像生成部1010が動作する。

【0048】まず、ステップS110で接続されたプリンタエンジンが多階調の出力が可能か否かを判別する。多階調の出力が不可能な場合はステップS115に進んで、2値出力を選択する出力命令を生成する。多階調の出力が可能ならば、ステップS111で出力する画像の種類を検出し、ステップS112で検出された画像の種類に対応する出力階調数とディザマトリックスの大きさとを選択する。ステップS113では、印刷画像の用紙内でのレイアウト情報から、X方向、Y方向のOFFSET値を検出し、ステップS114で検出結果に応じてOFFSET値を選択する。ステップS115で、出力階調数とディザマトリックスの大きさ及びOFFSET値を含む出力命令を生成する。

【0049】尚、CPU1001用の実行プログラムやデータ、あるいはマトリックス用のデータは、外部メモリ1004からRAM1002にロードするように構成してもよい。

【0050】<本実施の形態の画像生成部の構成例1>図1に、本実施の形態の画像生成部の構成例1として、出力階調値4bit用の8×8ディザマトリックスと出力階調値2bit用の16×16ディザマトリックスを同一のメモリで実現したプリンタ階調値変換部のブロック図を示す。

【0051】本実施の形態の階調値変換部は、プレロー

ド機能付4進カウンタ1、2、ディザアドレス切替部3、SRAM等の書換可能メモリから成るディザマトリクステーブル格納部4、5、6、7、ディザ閾値データ切替手部8、前段8bit変換部9、データ比較手部10、描画メモリ1002から構成される。

【0052】以下、図1、図2及び図3により具体的なデータの流れについて説明する。

【0053】先ずディザマトリクステーブル格納部(DIZRAM3,DIZRAM2,DIZRAM1,DIZRAM0)に、出力階調値4bit用の8×8方形ディザマトリクス閾値データまたは出力階調値2bit用の16×16方形ディザマトリクス閾値データのいずれかを書き込む。

【0054】入力階調値が8bitで出力階調値が4bitの場合は、8bit×15閾値=120bitの閾値データが1つのディザマトリクスアドレスにつき必要となる。ここで15種類の8bit閾値データを、THRFD[7:0], THRCDD[7:0], THRD[7:0], ..., THR2D[7:0], THR1D[7:0]とすると、

DIZRAM3(64word*24bit)にTHRFD[7:0]～THRD[7:0]、DIZRAM2(64word*32bit)にTHRCDD[7:0]～THR9D[7:0]、DIZRAM1(64word*32bit)にTHR8D[7:0]～THR5D[7:0]、DIZRAM0(64word*32bit)にTHR4D[7:0]～THR1D[7:0]、の各閾値データを8×8のディザマトリクスアドレス(0, 0)、(0, 1), …, (0, 7)、(1, 0)、(1, 2), …, (6, 7)、(7, 0)、(7, 1), …, (7, 6)、(7, 7)の順で書き込んでおく。

【0055】一方、入力階調値が8ビットで出力階調値が2bitの場合は、8bit×3閾値=24bitの閾値データが1つのディザマトリクスアドレスに必要となる。ここで3種類の8bit閾値データを、THR3D[7:0], THR2D[7:0], THR1D[7:0]とすると、

DIZRAM0(64word*32bit)にアドレス(0, 0)の閾値データ、

DIZRAM1(64word*32bit)にアドレス(0, 1)の閾値データ、

DIZRAM2(64word*32bit)にアドレス(0, 2)の閾値データ、

DIZRAM3(64word*24bit)にアドレス(0, 3)の閾値データ、

DIZRAM0(64word*32bit)にアドレス(0, 4)の閾値データ、

— — —

DIZRAM2(64word*32bit)にアドレス(F, E)の閾値データ、

DIZRAM3(64word*24bit)にアドレス(F, F)の閾値データ、

という順で書込んでおく。

【0056】ホストコンピュータからの印刷データをプログラムROM1003により解析したCPU1001

は、印刷データ119として1pixel当たり複数bitの階調情報を持つ画像データを生成する。同時にCPU1001は、印刷データに適した出力階調値を決定して、出力階調値情報OMD(Output MoDe)107を発行し、印刷データ119を最初にディザマトリクステーブルのどのアドレスに参照させるかの値(OFFSETX, OFFSETY)を決定する。CPU1001の命令は図示せぬレジスタ(あるいはRAM1002)に書込まれ、該レジスタ格納値のデコードによりOFFSET値及び出力階調値情報信号107が生成される。

【0057】OFFSETX値101が4bit(16進)カウンタ1に初期値としてプレロードされ、4bitカウンタ1は1pixelの画像データが入力する度(pixel信号102の入力の度)に、そのカウンタ値を1インクリメントする。また、同様に4bitカウンタ2にはOFFSETY値が初期値としてプレロードされ、描画ラインが切り替わる度(Line信号104の入力の度)にそのカウンタ値を1インクリメントする。4bitディザ水平アドレス信号105、4bitディザ垂直アドレス信号106及び出力階調値情報107は、ディザアドレス切替部3に入力されて、メモリアドレスRAM[5:0]108、チップセレクト信号109, 110, 111, 112を生成する。

【0058】ここで、図2により、ディザアドレス切替部3の動作手順のフローチャートを説明する。

【0059】出力階調値情報が4bitの場合、メモリアドレス108はディザ水平アドレス105とディザ垂直アドレス106との以下のbit結合で構成し、

RAMA[5:3]=DYA[2:0]

RAMA[2:0]=DXA[2:0]

チップセレクト信号109～112は全てイネーブルとする。

【0060】また出力階調値情報が2bitの場合、メモリアドレス108はディザ水平アドレス105とディザ垂直アドレス106との以下のbit結合で構成し、

RAMA[5:2]=DYA[3:0]

RAMA[1:0]=DXA[3:2]

チップセレクト信号109～112には、ディザ水平アドレス105の下位2bitによるデコード信号を入力する。

【0061】メモリアドレス108により、ディザマトリクステーブル格納部4～7内の各メモリデータ113～116が選択され、ディザ閾値データ切替部8へ入力する。

【0062】ここで図3のフローチャートで示すように、出力階調値情報が4bitの場合、4つのメモリデータ(RAM3D[23:0]113, RAM2D[31:0]114, RAM1D[31:0]115, RAM0D[31:0]116)を水平結合し、4bit閾値データTHRD[119:0]117として出力する。

【0063】また、出力階調値情報が2bitの場合、4つのメモリデータの下位24bit (RAM3D[23:0]113, RAM2D[23:0]114, RAM1D[23:0]115, RAMOD[23:0]116) を各チップセレクト信号 (RAM3E109, RAM2E110, RAM1E111, RAMOE112) で切り替えて、2bit閾値データTHRD[23:0]118として出力する。

【0064】一方、ホストコンピュータから送られた元データである印刷データ119は、前段8bit変換部9により、8bit以外の階調値を持つデータに関しては、階調値を8ビットに一時的に拡張する。この方法には、ビットシフト、ビット拡大、テーブル変換等が挙げられる。

【0065】例えば“1010”を8bitへ拡張する場合、

ビットシフトならば $1010 \rightarrow 10100000$ 、

ビット拡大ならば $1010 \rightarrow 11001100$ 、

もしくは $1010 \rightarrow 10101010$ 、

等が考えられる。

【0066】これにより、8bit印刷データ120が生成される。

【0067】次いで、先の閾値データ117, 118、出力階調値情報107、8bit印刷データ120をデータ比較部10へ入力する。

【0068】データ比較種10においては、閾値データ117, 118と8bit印刷データ120との比較により、定められたロジックに従い、階調値を4bitまたは2bitに変更した描画データ121を生成し、RAM1002内に予約された描画メモリへ格納する。

【0069】以上により、64word×120bitのメモリ素子を用いて、出力階調値情報を与えることにより、15閾値データを持った 8×8 ディザマトリクスと3閾値データを持った 16×16 ディザマトリクスによる階調値変換を施した描画データが得られる。

【0070】<本実施の形態の画像生成部の構成例2>図4に、本実施の形態の画像生成部の構成例2として、出力階調値4bit用の 8×8 ディザマトリクス、出力階調値2bit用の 16×16 ディザマトリクス及び出力階調値1bit用の 16×16 ディザマトリクスを同一のメモリで実現したプリンタ階調値変換部のブロック図を示す。図中、既に構成例1にて説明してあるブロックには同一の番号を付加しているので説明を省略する。

【0071】本実施の形態の階調値変換部は、構成例1に加え、出力階調値1bit/2bit/4bit/8bitをセレクトできる出力階調値情報OMD[1:0]131を入力するディザアドレス切り替え部11、同じくディザ閾値データ切替部12、入力した印刷データ134をThrough1信号133によりスルー出力できる機能を持つ前段8bit変換部14、同様に入力したプレ

描画データ136をThrough2信号135によりスルー出力できる機能を持つデータ比較部13から構成される。

【0072】以下、図4、図5及び図6により具体的なデータの流れについて説明する。

【0073】まず、ディザマトリクステーブル格納部(DIZRAM3,DIZRAM2,DIZRAM1,DIZRAM0)に出力階調値4bit用の 8×8 方形ディザマトリクス閾値データ、出力階調値2bit用の 16×16 方形ディザマトリクス閾値データまたは出力階調値1bit用の 16×16 方形ディザマトリクス閾値データのいずれかを書き込む。

【0074】入力階調値が8bitで出力階調値が4bitまたは2bitの場合は、構成例1で説明したものと同じであるので割愛する。

【0075】一方、入力階調値が8bitで出力階調値が1bitの場合は、8bit×1閾値=8bitの閾値データが1つのディザマトリクスアドレスにつき必要となる。ここで閾値データをTHR1D[7:0]とすると、DIZRAM0(64word*32bit)にアドレス(0, 0)の閾値データ、

DIZRAM1(64word*32bit)にアドレス(0, 1)の閾値データ、

DIZRAM2(64word*32bit)にアドレス(0, 2)の閾値データ、

DIZRAM3(64word*24bit)にアドレス(0, 3)の閾値データ、

DIZRAM0(64word*32bit)にアドレス(0, 4)の閾値データ、

— — —

DIZRAM2(64word*32bit)にアドレス(F, E)の閾値データ、

DIZRAM3(64word*24bit)にアドレス(F, F)の閾値データ、

という順で書込んでおく。

【0076】ホストコンピュータからの印刷データをプログラムROM1003により解析したCPU1001は、印刷データ119として1pixel当り複数bitの階調情報を持つ画像データを生成する。同時にCPU1001は印刷データに適した出力階調値を決定し、出力階調値情報OMD(Output MoDe)107を発行し、最初に印刷データ119をディザマトリクステーブルのどのアドレスに参照させるかの値(OFFSETX, OFFSETY)を決定する。ここでは1bit/2bit/4bit/8bitのいずれかが選べるとして、出力階調値が8bitの場合はThrough2信号135を発行し、さらに、印刷データ119の入力階調値が8bitの場合或いはディザによる階調変換を行わない場合は、Through1信号133を発行する。

【0077】CPU1001の命令は図示せぬレジスタあるいはRAM1002に書込まれ、該該レジスタ格納

値のデコードによりOFFSET値及び出力階調値情報信号107、Through1信号133、Through2信号135が生成される。OFFSETX値101が4bit(16進)カウンタ1に初期値としてプレロードされ、4bitカウンタ1は1pixelの画像データが入力する度(pixel信号102の入力の度)にそのカウンタ値を1インクリメントする。また、同様に4bitカウンタ2にはOFFSETY値が初期値としてプレロードされ、描画ラインが切り替わる度(Line信号104の入力の度)にそのカウンタ値を1インクリメントする。4bitディザ水平アドレス信号105、4bitディザ垂直アドレス信号106及び出力階調値情報107は、ディザアドレス切替部11に入力されて、メモリアドレスRAM[5:0]108、チップセレクト信号109, 110, 111, 112を生成する。

【0078】ここで、図5により、ディザアドレス切替部11の処理手順のフローチャートを説明する。

【0079】出力階調値情報が4bitの場合、メモリアドレス108はディザ水平アドレス105とディザ垂直アドレス106との以下のbit結合で構成し、

$\text{RAMA}[5:3]=\text{DYA}[2:0]$

$\text{RAMA}[2:0]=\text{DXA}[2:0]$

チップセレクト信号109～112は全てイネーブルとする。

【0080】また、出力階調値情報が2bit及び1bitの場合、メモリアドレス108はディザ水平アドレス105とディザ垂直アドレス106との以下のbit結合で構成し、

$\text{RAMA}[5:2]=\text{DYA}[3:0]$

$\text{RAMA}[1:0]=\text{DXA}[3:2]$

チップセレクト信号109～112にはディザ水平アドレス105の下位2bitによるデコード信号を入力する。

【0081】出力階調値が8bitの場合はチップセレクト信号はディセーブルとなる。

【0082】メモリアドレス108により、ディザマトリクステーブル格納部4～7内の各メモリデータ113～116が選択され、ディザ閾値データ切替部12へ入力する。

【0083】ここで図6のフローチャートで示すように、出力階調値情報が4bitの場合、4つのメモリデータ(RAM3D[23:0]113, RAM2D[31:0]114, RAM1D[31:0]115, RAM0D[31:0]116)を水平結合し、4bit閾値データTHRD[119:0]117として出力する。

【0084】また、出力階調値情報が2bitの場合、4つのメモリデータの下位24bit(RAM3D[23:0]113, RAM2D[23:0]114, RAM1D[23:0]115, RAM0D[23:0]116)を各チップセレクト信号(RAM3E109, RAM2

E110, RAM1E111, RAM0E112)で切り替えて、2bit閾値データTHRD[23:0]118として出力する。

【0085】同様に、出力階調値情報が1bitの場合、4つのメモリデータの下位8bit(RAM3D[7:0]113, RAM2D[7:0]114, RAM1D[7:0]115, RAM0D[7:0]116)を各チップセレクト信号(RAM3E109, RAM2E110, RAM1E111, RAM0E112)で切り替えて、1bit閾値データTHRD[7:0]132として出力する。

【0086】一方、ホストコンピュータから送られた元データである印刷データ134は、前段8bit変換処理14により、階調値が8bit以外でディザマトリクスによる階調変換を行う場合は、階調値を8bitに一時的に拡張する。この方法については構成例1で述べたことと同じである。印刷データ134の階調値が8bitの場合或いはそれ以外の階調値でもディザマトリクスによる階調変換を行わない場合は、Through1信号133によりそのままスルー出力となる。

【0087】これにより、プレ描画データ136が生成される。

【0088】次いで、先の3種の閾値データ117, 118, 132、出力階調値情報131、プレ描画データ136、Through2信号135がデータ比較部13へ入力する。

【0089】データ比較部10においては、Through2信号135がOFFの場合は、閾値データ117, 118, 132とプレ描画データ136の比較により、定められたロジックに従い、階調値を4bit、2bitまたは1bitに変更した描画データ136を生成し、またThrough2信号135がONの場合は、プレ描画でた135をスルー出力して描画データ136として、RAM1002内に予約された描画メモリへ格納する。

【0090】以上により、64word×12bitのメモリ素子を用いて、出力階調値情報を与えることにより、15閾値データを持った8×8ディザマトリクスと3閾値または1閾値データを持った16×16ディザマトリクスによる階調値変換を施した描画データが得られる。

【0091】また、1/2/4/8bitの何れかの階調値を持った印刷データから1/2/4/8bitのうち所望の階調値での描画データが得られる。

【0092】なお、本発明は、複数の機器(例えばホストコンピュータ、インタフェイス機器、リーダ、プリンタなど)から構成されるシステムに適用しても、一つの機器からなる装置(例えば、複写機、ファクシミリ装置など)に適用してもよい。

【0093】また、本発明の目的は、前述した実施形態の機能を実現するソフトウェアのプログラムコードを記

録した記憶媒体を、システムあるいは装置に供給し、そのシステムあるいは装置のコンピュータ（またはCPUやMPU）が記憶媒体に格納されたプログラムコードを読み出し実行することによっても、達成されることは言うまでもない。この場合、記憶媒体から読み出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。

【0094】プログラムコードを供給するための記憶媒体としては、例えば、フロッピディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、CD-R、磁気テープ、不揮発性のメモリカード、ROMなどを用いることができる。

【0095】また、コンピュータが読み出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼働しているOS（オペレーティングシステム）などが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0096】さらに、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書込まれた後、そのプログラムコードの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0097】本発明を上記記憶媒体に適用する場合、その記憶媒体には、先に説明したフローチャートに対応するプログラムコードを格納することになる。

【0098】

【発明の効果】以上説明したように、画像出力装置の画像生成部内の階調値変換部としてディザマトリクスを用

いた場合に、描画データの出力階調値に応じてディザマトリクステーブルとして使用するメモリ素子の制御信号、アドレスバス、データバスをコントロールする手段を設けることにより、様々な出力階調値に対応する階調変換回路が要するメモリ素子の容量を必要最低限にし、かつ、低階調値でのディザマトリクスの面積を大きめにすることから、低階調値における出力画像の品位の向上を図ることができる。

【0099】

【図面の簡単な説明】

【図1】本実施の形態の印刷装置の画像生成部内の階調値変換部の構成例1を示すブロック図である。

【図2】図1の階調値変換部内のディザアドレス切替部のフローチャートである。

【図3】図1の階調値変換部内のディザ閾値データ切替部のフローチャートである。

【図4】本実施の形態の印刷装置の画像生成部内の階調値変換部の構成例2を示すブロック図である。

【図5】図4の階調値変換部内のディザアドレス切替部のフローチャートである。

【図6】図4の階調値変換部内のディザ閾値データ切替部のフローチャートである。

【図7】本実施の形態の印刷装置の1つであるカラーレーザビームプリンタの断面図である。

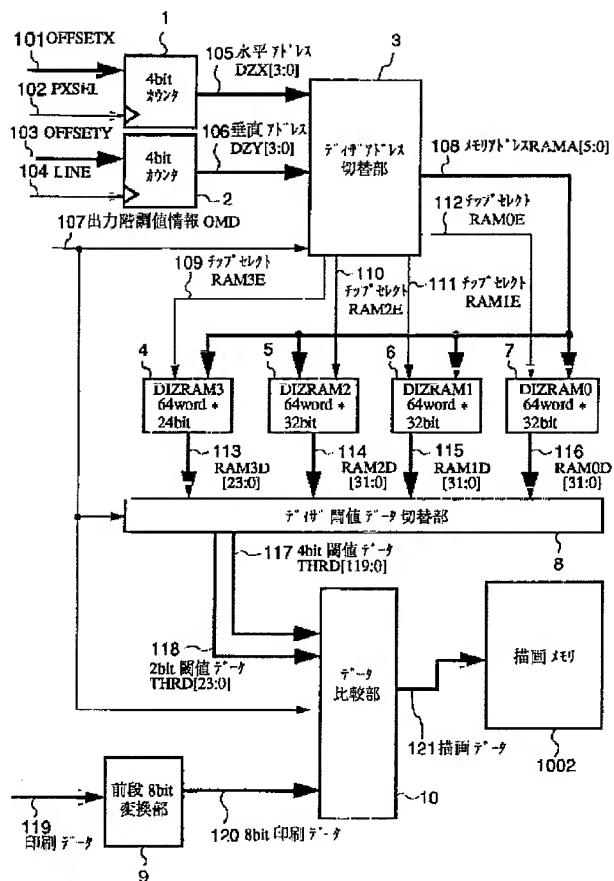
【図8】本実施の形態の印刷装置の1つであるカラーレーザビームプリンタの光学ユニットのブロック図である。

【図9】本実施の形態の印刷システムを構成するホストコンピュータのブロック図である。

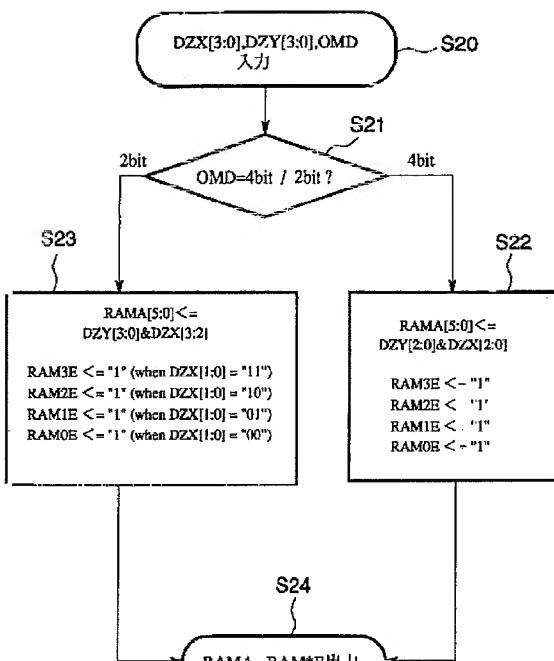
【図10】本実施の形態の印刷システムを構成するレーザビームプリンタ制御システムのブロック図である。

【図11】本実施の形態の印刷システムにおける処理手順例を示すフローチャートである。

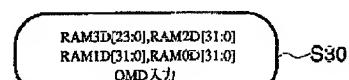
【図1】



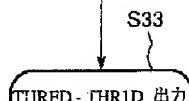
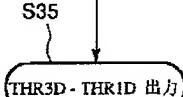
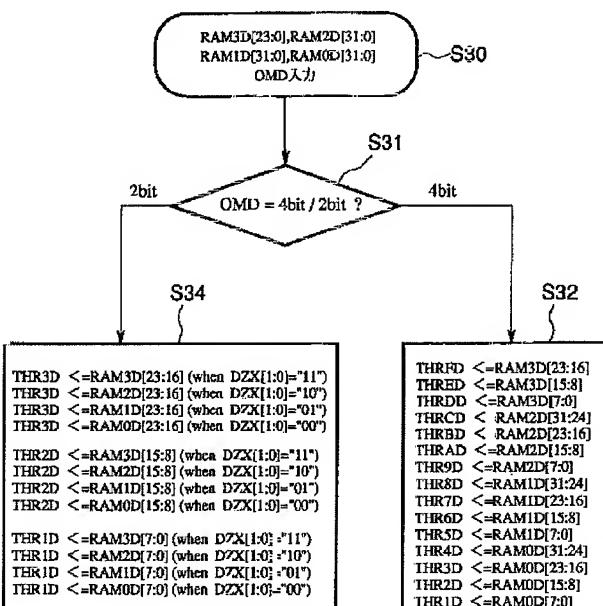
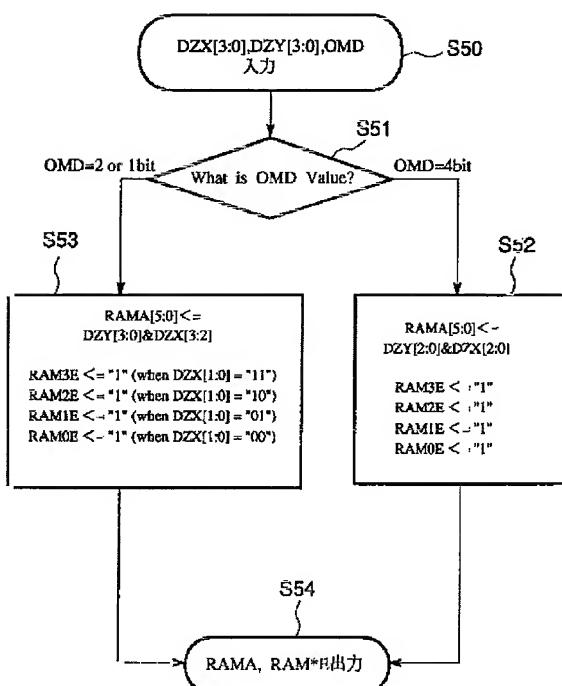
【図2】



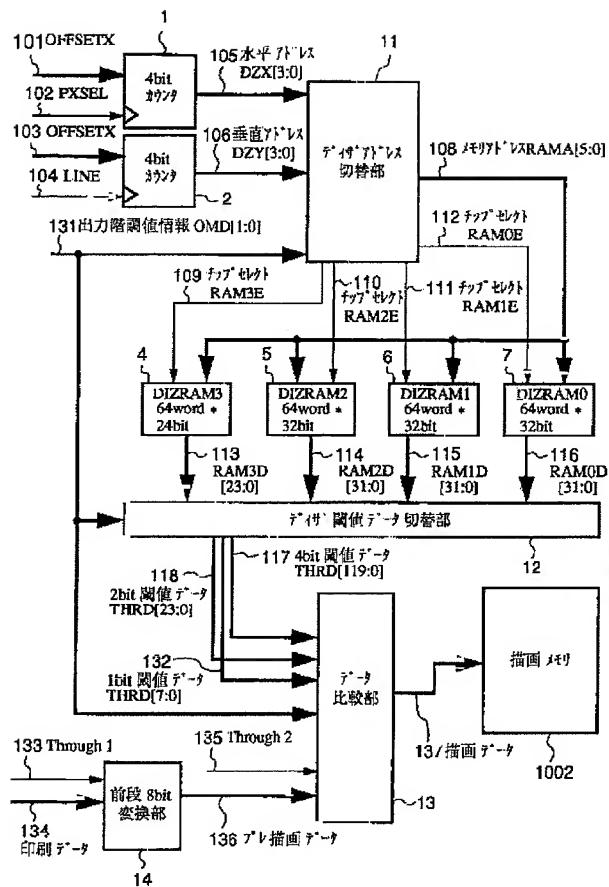
【図3】



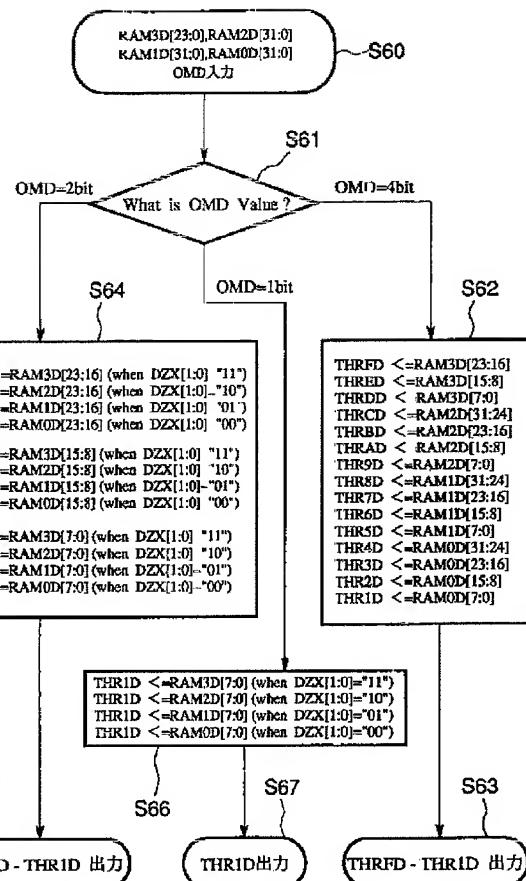
【図5】



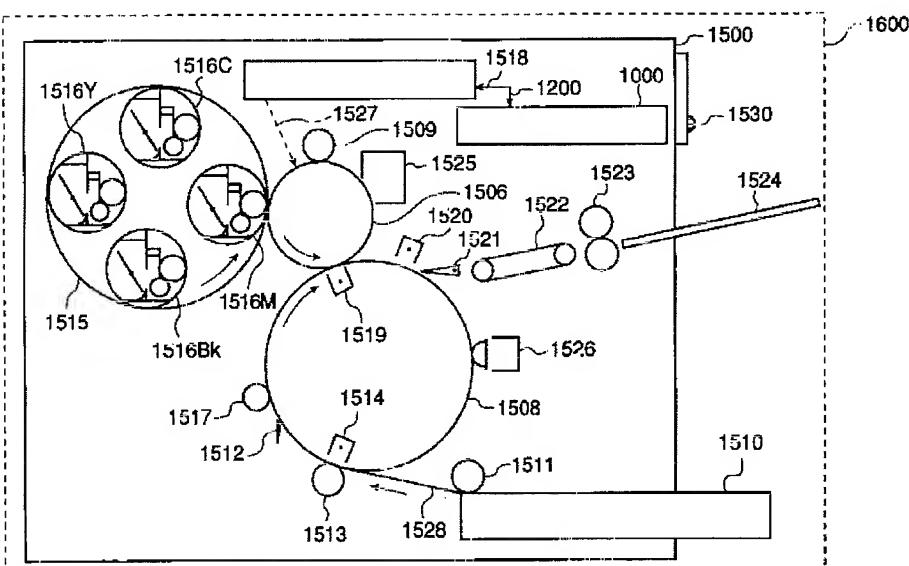
【図4】



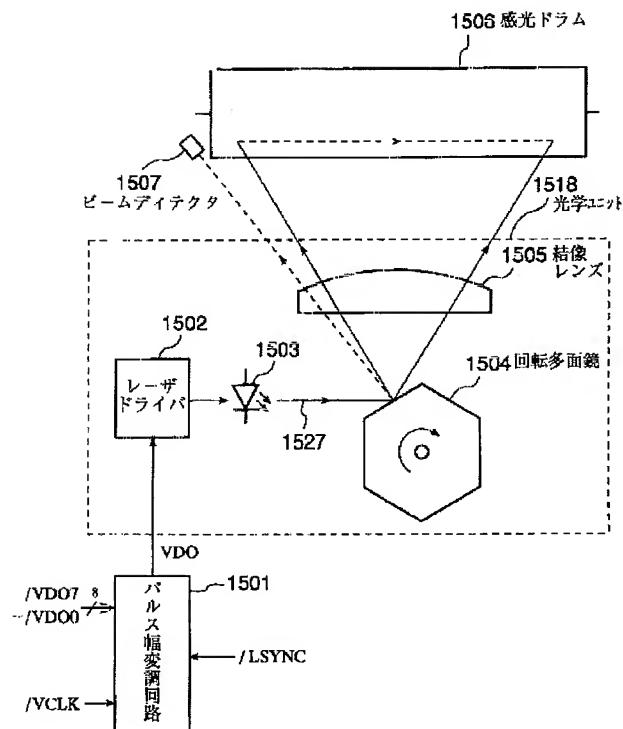
【図6】



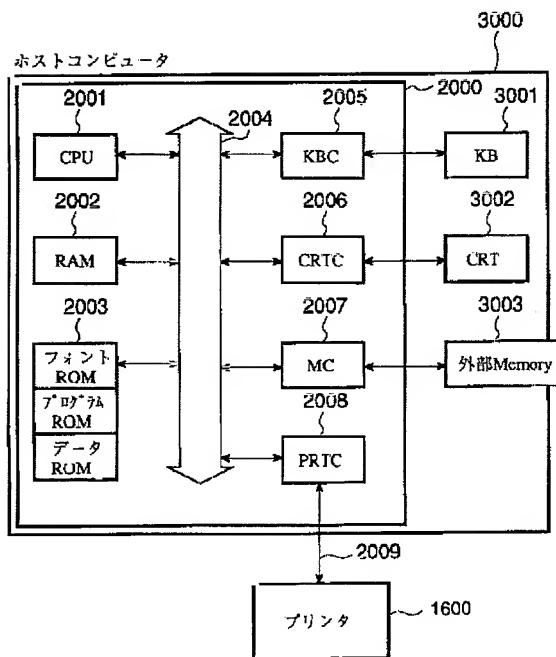
【図7】



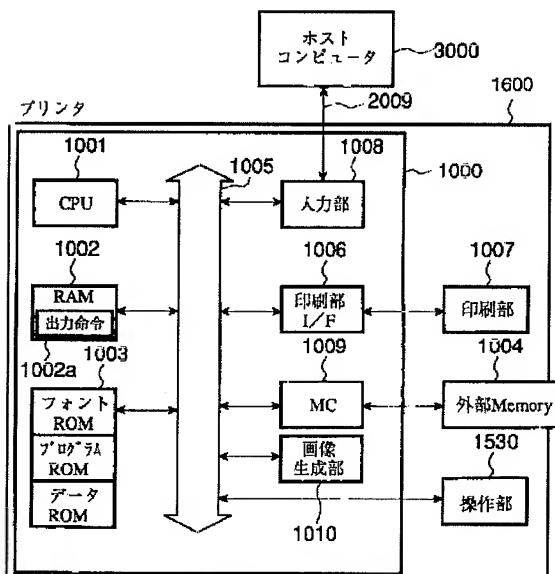
【図8】



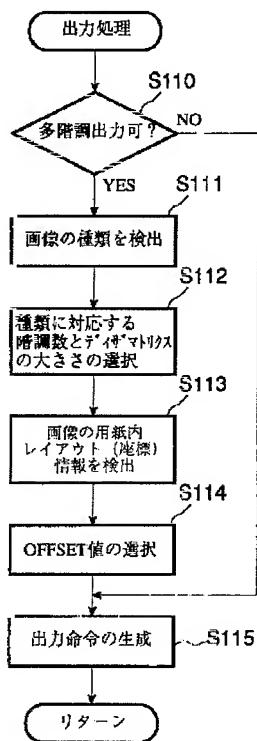
【図9】



【図10】



【図11】



フロントページの続き

F ターム(参考) 2C262 AA05 AA24 AA27 AC07 BB06
CA08 DA16 EA13 GA14
5B021 CC02 LG08
5B057 AA11 BA28 CA01 CA08 CA12
CA16 CB01 CB07 CB12 CB16
CC02 CE13 CH07 CH11 CH18
5C077 MP08 NN08 NP05 PP15 PP28
PP33 PP68 PQ08 PQ20 PQ22
PQ23 RR09 TT03